内置高速二极管的第 2 代低损耗 SJ-MOSFET “Super J MOS S2FD 系列”

2nd-Generation Low Loss SJ-MOSFET with Built-In Fast Diode “Super J MOS S2FD Series”

渡边 莊太 WATANABE, Sota　　坂田 敏明 SAKATA, Toshiaki　　山下 千穗 YAMASHITA, Chiho

为了高效利用能源，电力转换装置面临着进一步高效化的需求，而搭载于其中的功率 MOSFET，则需要更加小型化、低损耗和低干扰。过去，富士电机开发了降低了导通电阻，且改善了关断损耗和跳变电压的均衡关系的产品，并投入量产。此次，开发出了提升了内置二极管速度和反向恢复耐量、低损耗且使用简单的第 2 代低损耗 SJ-MOSFET “Super J MOS S2FD 系列”。使用本产品，有望提高电力转换装置的效率并实现小型化。

In order to make efficient use of energy, there has been increasing demand for enhanced efficiency in power conversion equipment, and as such, the power MOSFET mounted on this equipment are required to be compact, low loss and low noise. Fuji Electric has been developing and manufacturing products that have reduced on-state resistance and improved trade-off between turn-off switching loss and surge voltage. We have recently developed the 2nd-generation low loss SJ-MOSFET “Super J MOS S2FD Series,” which features user-friendliness and low loss, by improving its reverse recovery withstand capability through a built-in fast diode. The use of this product is expected to improve the efficiency of power conversion equipment and facilitate product miniaturization.

1 引言

近年来，在防止全球气候变暖和经济产业省制定的长期能源供需预测等的背景下，太阳能发电、风力发电等可再生能源不断普及。另一方面，在社会基础设施、汽车、产业机械、IT 设备、家电产品等领域，能源消耗量不断增加，为更高效地使用能源，电力转换技术的重要性日益凸显。电力转换设备要求具备高效率、高电力密度、低干扰的特性，而其电力转换部所使用的功率 MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）等半导体开关元件，则要求具备小型化、低损耗、低干扰的特性。

为满足这些需求，富士电机从 2011 年开始推进了采用超结结构[(1)~(5)]，兼具低导通电阻和低开关损耗特性的额定电压 600 V 的第 1 代低损耗 SJ-MOSFET “Super J MOS S1 系列”（S1 系列），和提升了 S1 系列内置二极管速度的 “Super J MOS S1FD 系列”（S1FD 系列）的系列化[(6)~(8)]。

并开发出了 “Super J MOS S2 系列”（S2 系列[(9)]）。这一系列相比 S1 系列，改善了元件耐压 BV_{DSS} 和单位面积的导通电阻 $R_{on}\cdot A$ 的均衡关系，且抑制了关断时漏极 – 源极间电压的跳变（V_{DS} 浪涌电压）。

本稿将对提升了 S2 系列内置二极管速度的系列，即第 2 代低损耗 SJ-MOSFET “Super J MOS S2FD 系列”（S2FD 系列）进行介绍。

2 设计理念

为提升开关电源的电源转换效率，S2FD 系列中应用了 S2 系列的技术，为了相比 S1FD 系列降低导通损耗、关断损耗 E_{off}，以及轻负载时的电路损耗，努力降低了栅极驱动损耗和输出容量充放电时产生的损耗 E_{oss}。

而在通信、产业领域较大容量的电源中广泛使用的电流谐振等全桥 LLC 电路中，非谐振时，上下臂会发生短路，MOSFET 的内置二极管将开始反向恢复运行。此时，MOSFET 的内置二极管将以高电流变化率 $-di_{DR}/dt$ 开始反向恢复运行，因此，会产生过大的反向恢复峰值电流。然后在恢复时，漏极 – 源极间的电压变化率 dv/dt 会急速升高，MOSFET 寄生双极型晶体管会运行，从而导致破坏。为此，为避免全桥电路中发生 MOSFET 破坏，使用了反向恢复耐量（$-di_{DR}/dt$ 耐量）高的产品。相比现在用于这些电源中的 S1FD 系列，S2FD 系列进一步提升了反向恢复耐量。

3 特点

3.1 降低导通损耗

对于高耐压功率 MOSFET，为降低导通损耗，必须降低在导通损耗中占主导地位的芯片的导通电阻 $R_{DS\,(on)}$。由于可搭载于封装中的芯片尺寸有限制，所以必须在不增加芯片尺寸的情况下，降低导通电阻。S2FD 系列改善了 S2 系列超结结构中的漂移层杂质扩散工艺，通过提高 n 区的杂质浓度来降低电阻值[(10)]，使 $R_{on}\cdot A$ 相比 S1FD 系列降低了约 25%。

表 1 展示了额定电压 600 V 的 S2FD 系列和 S1FD 系

表 1 可搭载的最小导通电阻

项目		TO-247 封装	TO-220 封装	TO-220F 封装
可搭载的最小 $R_{DS\,(on)}$	S1FD 系列	42 mΩ	132 mΩ	93 mΩ
	S2FD 系列（降低率）	27 mΩ（降低 36%）	84 mΩ（降低 36%）	75 mΩ（降低 19%）

列各类封装的最小 $R_{DS(on)}$。通过降低 $R_{on}\cdot A$，封装 TO-247 中可搭载导通电阻从 42 mΩ 降低到 27 mΩ 的芯片，TO-220F 中可搭载从 93 mΩ 降低到 75 mΩ 的芯片，TO-220 中可搭载从 132 mΩ 降低到 84 mΩ 的芯片，从而有望实现电源的高效化。

3.2 降低开关损耗和抑制 V_{DS} 浪涌电压

在设计电源基板的电路图时，经常会出现沿用过去电源基板的图案设计，或受部件布局等的制约，无法设计出理想的电路图的情况。此时，如果仅更换使用的 MOSFET，则受电路上的配线等寄生电感等的影响，开关时会发生栅极振动，导致误导通，或 V_{DS} 浪涌电压增大的问题。

因此，为提升电路版图设计的自由度，S2FD 系列和 S2 系列一样，通过优化阈值电压，解决了开关时的栅极振动导致的误导通问题，并通过优化内部栅极电阻，解决了 V_{DS} 浪涌电压的问题。

凭借这些对策，在将过去使用的 MOSFET 更换为新 MOSFET 时，客户无需变更电路版图或大幅度变更部件数量，就可简单地设计出高效的电源。

我们使用斩波电路，对于 S1FD 系列和 S2FD 系列的 E_{off} 和 V_{DS} 浪涌电压的均衡特性进行了评估。**图 1** 展示了 E_{off} 和 V_{DS} 浪涌电压的均衡特性。在相同的 480 V V_{DS} 浪涌电压下，S2FD 系列相比 S1FD 系列，E_{off} 降低了约 18 μJ，E_{off} 和 V_{DS} 浪涌电压的均衡关系得到了改善。

3.3 降低轻负载时的损耗

电源轻负载时，MOSFET 的漏极 – 源极间流过的电流变小，因此，MOSFET 的导通损耗在电源整体的损耗中所占的比例会变少。导致电路上的栅极驱动损耗和 E_{oss} 所占的比例会增加。因此，为改善轻负载时的电源转换效率，通过优化 MOSFET 的表面结构，降低了总栅极电荷 Q_G，从而降低了栅极驱动损耗。另外，改善了在超结结构中形成的漂移层的杂质扩散工艺，E_{oss} 也得到了降低。

图 2 展示了 Q_G 特性。S2FD 系列相比 S1FD 系列，栅极电压 V_{GS} 为 10 V 时，Q_G 降低了约 17%。**图 3** 展示了 E_{oss} 对漏极 – 源极间电压 V_{DS} 的依赖性，S2FD 系列相比 S1FD 系列，V_{DS} 为 400 V 时，E_{oss} 降低了约 37%。

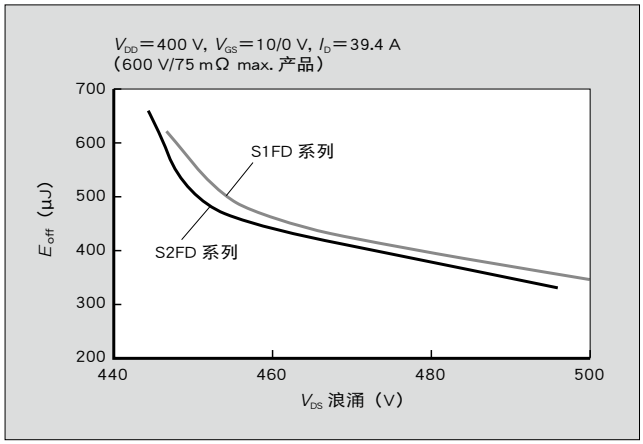

图 1 关断损耗 E_{off} 和 V_{DS} 浪涌电压的均衡特性

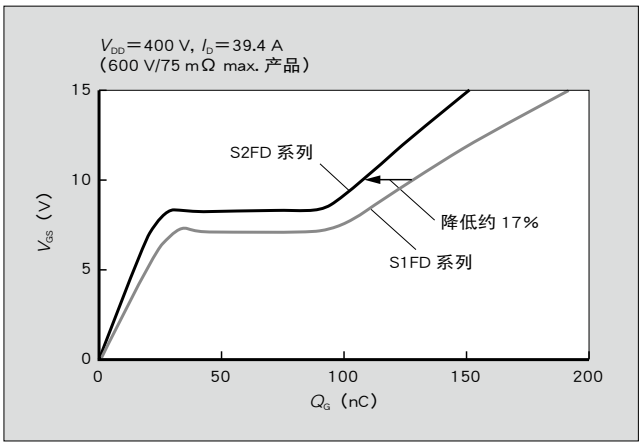

图 2 总栅极电荷 Q_G 特性

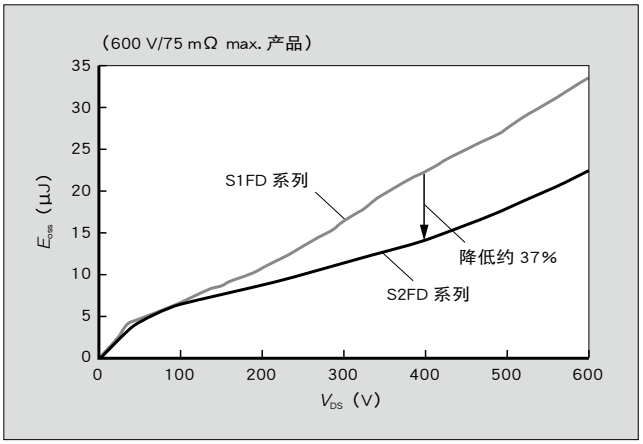

图 3 充放电时产生的损耗 E_{oss} 特性

3.4 反向恢复耐量的提升和关断时损耗的降低

为提升内置二极管的反向恢复耐量，利用寿命扼杀剂，提升了内置二极管反向恢复运行的速度，减小了反向恢复时间和反向恢复峰值电流。另一方面，寿命扼杀剂浓度和造成关断时损耗的漏极 – 源极间漏电流 I_{DSS} 存在均衡关系，因此，通过优化寿命扼杀剂的浓度，维持了与 S1FD 系列同等的反向恢复特性的同时，还通过改善 I_{DSS} 特性，进一步提升了反向恢复耐量。

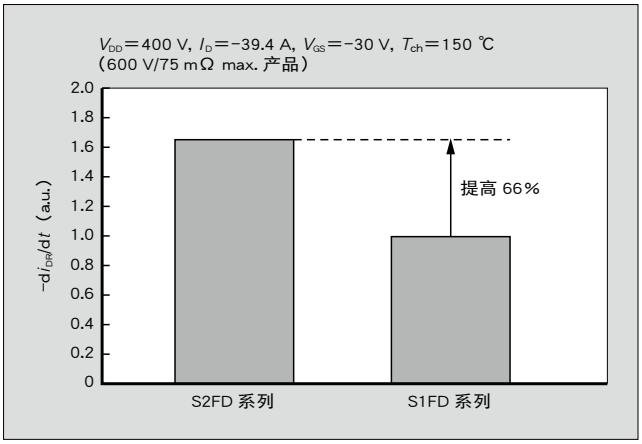

图 4 反向恢复耐量波形

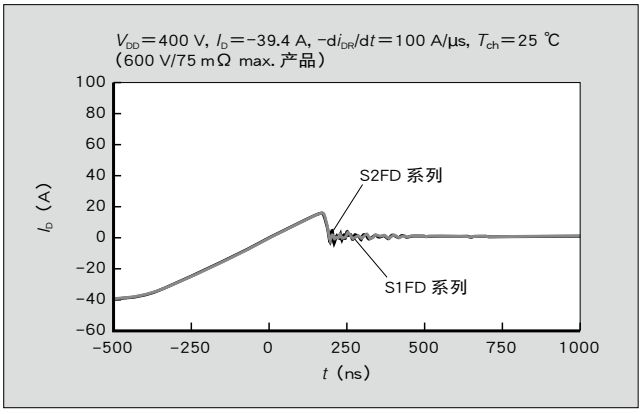

图 5　反向恢复特性

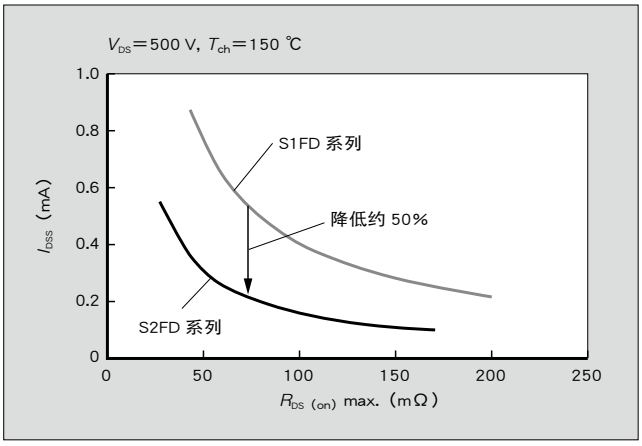

图 6　漏极 – 源极间漏电流 I_{DSS} 特性

图 4 展示了反向恢复耐量特性的比较。S2FD 系列相比 S1FD 系列，反向恢复耐量提升了 66%。

图 5 展示了反向恢复特性的比较。S2FD 系列维持了与 S1FD 系列同等的反向恢复特性。

图 6 展示了 $R_{DS\ (on)}$ max. 和 I_{DSS} 特性的关系。$R_{DS\ (on)}$ max. 为 75 mΩ 时，S2FD 系列相比 S1FD 系列，I_{DSS} 降低了约 50%。

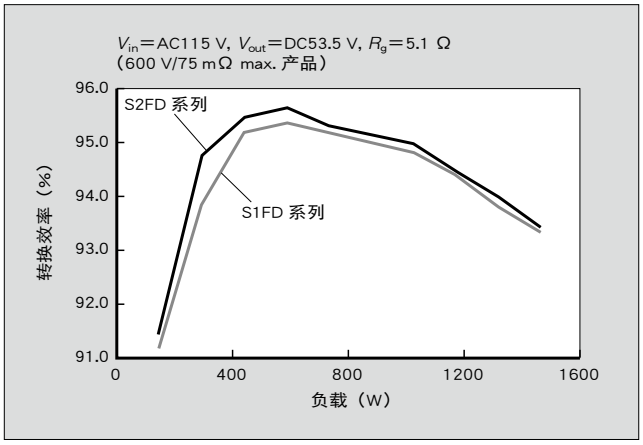

图 8　转换效率的评估结果

4　适用效果

为确认电源转换效率的提升情况，我们在**图 7** 所示的电源的全桥 LLC 电路中，搭载了 S2FD 系列和 S1FD 系列的 600 V/75 mΩmax. 产品，进行了电源转换效率的比较评估。**图 8** 展示了评估结果。此时的输入输出条件为输入电压 115 V、输出电压 53.5 V、外接栅极电阻 R_g 5.1Ω。S2FD 系列凭借之前介绍的特性改善和损耗降低，在全负载区域中相比 S1FD 系列更高效，平均转换效率提升了 0.25 个百分点。由此，将 S2FD 系列用于开关电源中，有望实现更高效率高可靠性的电源设计。

5　产品系列

表 2 展示了 S2FD 系列的产品系列和主要特性。

富士电机将额定电压 V_{DS} 为 600 V，导通电阻 $R_{DS\ (on)}$ 为 27～170 mΩ，额定电流 ID 为 95.5～17.9 A 的产品系列化，可根据电源容量选择产品。

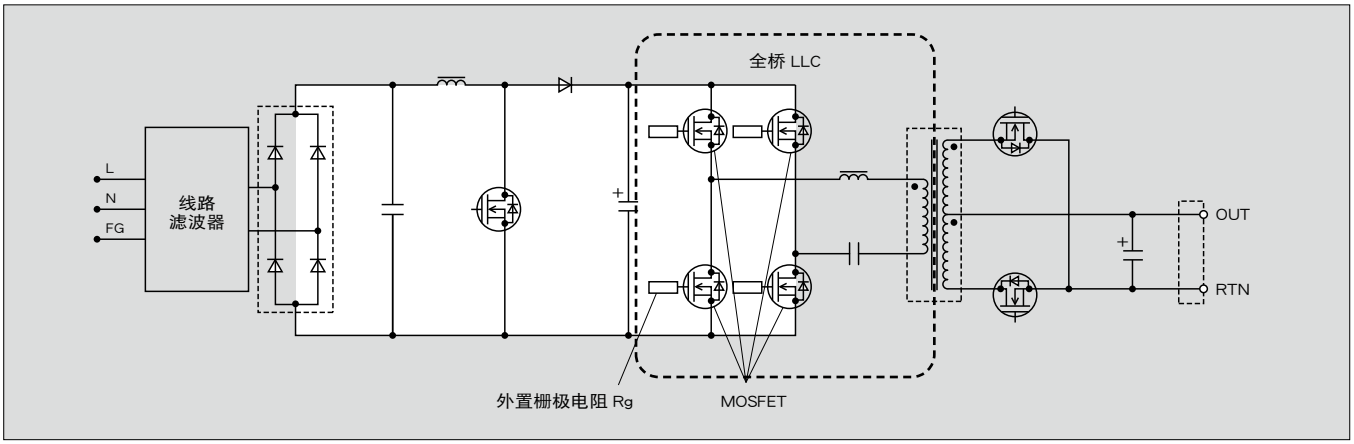

图 7　电源的全桥 LLC 电路

表 2 “Super J MOS S2FD 系列”的产品系列和主要特性

V_{DS}（V）	$R_{DS\ (on)}$ max.（mΩ）	I_D（A）	产品系列		
			TO-247 封装	TO-220 封装	TO-220F 封装
600	27	95.5	FMW60N027S2FD	—	—
	43	66.2	FMW60N043S2FD	—	—
	59	49.9	FMW60N059S2FD	—	—
	75	39.4	FMW60N075S2FD	—	FMV60N075S2FD
	84	37.1	FMW60N084S2FD	FMP60N084S2FD	FMV60N084S2FD
	94	32.8	FMW60N094S2FD	FMP60N094S2FD	FMV60N094S2FD
	105	29.2	FMW60N105S2FD	FMP60N105S2FD	FMV60N105S2FD
	133	22.7	FMW60N133S2FD	FMP60N133S2FD	FMV60N133S2FD
	170	17.9	FMW60N170S2FD	FMP60N170S2FD	FMV60N170S2FD

6 后记

内置了高速二极管的第 2 代低损耗 SJ-MOSFET “Super J MOS S2FD 系列”相比 S1FD 系列，其损耗更低，且抑制了 V_{DS} 浪涌电压，提升了 $-di_{DR}/dt$ 耐压。

从搭载全桥 LLC 电路实施的比较评估中可以看出，S2FD 系列可实现比 S1FD 系列更高的效率，有望为开关电源的高效化和小型化做出贡献。

今后，为进一步满足市场需求，在扩大耐压系列和封装系列的同时，富士电机还将致力于芯片尺寸小型化、降低导通电阻等性能的提升。

参考文献

(1) Fujihira, T. “Theory of Semiconductor Superjunction Devices”. Jpn. J. Appl. Phys., 1997, vol.36, p.6254-6262.

(2) Deboy, G. et al. “A New Generation of High Voltage MOSFETs Breaks the Limit Line of Silicon”. Proc. IEDM, 1998, p.683-685.

(3) Onishi, Y. et al. “24m・cm^2 680 V Silicon Superjunction MOSFET”. Proc. ISPSD’02, 2002, p.241-244.

(4) Saito, W. et al. “A 15.5 m・cm^2-680 V Superjunction MOSFET Reduced On-Resistance by Lateral Pitch Narrowing”. Proc. ISPSD’06, 2006, p.293-296.

(5) 大西泰彦ほか. Superjunction MOSFET. 富士時報. 2009, vol.82, no.6, p.389-392.

(6) 田村隆博ほか. 低損失 SJ-MOSFET「Super-JMOS」. 富士時報. 2011, vol.84, no.5, p.340-343.

(7) Tamura, T. et al. “Reduction of Turn-off Loss in 600 V-class Superjunction MOSFET by Surface Design”. PCIM Asia 2011, p.102-107.

(8) Watanabe, S. et al. “A Low Switching Loss Superjunction MOSFET (Super J-MOS) by Optimizing Surface Design”. PCIM Asia 2012, p.160-165.

(9) 渡边壮太等. 第 2 代低损耗 SJ-MOSFET “Super J MOS S2 系列”. 富士电机技报. 2016, vol.C8, no.1, p.51-54.

(10) Sakata, T. et al. “A Low-Switching Noise and High-Efficiency Superjunction MOSFET, Super J MOS® S2”. PCIM Asia 2015, p.419-426.

渡边　壮太

从事功率 MOSFET 的开发设计。现就职于富士电机株式会社电子元件事业本部事业统括部分立器件・IC 技术部。

坂田　敏明

从事功率 MOSFET 的开发设计。现就职于富士电机株式会社电子元件事业本部开发统括部元件开发部。

山下　千穗

从事电源元件的工程设计业务。现就职于富士电机株式会社电子元件事业本部营业统括部应用技术部。

富士电机

Fuji Electric

＊本刊记载的公司名称及产品，有可能是各相关公司的商标或注册商标。