利用 halo 结构实现高阈值电压和低导通电阻的 SiC-MOSFET

SiC-MOSFET with High Threshold Voltage and Low On-Resistance Using Halo Structure

小林　勇介 KOBAYASHI, Yusuke　　大濑　直之 OHSE, Naoyuki　　小岛　贵仁 KOJIMA, Takahito

为了实现功率半导体器件的低损耗，富士电机开发了采用碳化硅（SiC）材料的沟槽结构 MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）。为了进一步降低损耗，缩短 MOSFET 的通道长度是一种有效的手段，但短通道效应会导致阈值电压及耐压降低，需要予以抑制。富士电机对 halo 结构的纵向沟槽结构 MOSFET 进行了仿真和试生产，对短通道效应的抑制进行了实证，同时在保持高阈值电压与耐压的条件下实现了导通电阻的降低。

Fuji Electric has developed a trench gate MOSFET that uses silicon carbide (SiC) to reduce power dissipation of power semiconductor devices. Although shortening the MOSFET channel length can further reduce power dissipation, this makes it necessary to suppress the drop in the threshold voltage and breakdown voltage due to the short-channel effect. The simulations and prototype for a vertical trench gate SiC-MOSFET with a halo structure demonstrated the suppression of the short-channel effect. We were thereby able to reduce on-resistance while maintaining a high threshold voltage and breakdown voltage.

1　引言

随着以实现低碳社会为目标的节能产品的需求不断扩大，电力电子设备中使用的功率半导体器件也要求推进节能化。在这样的背景下，采用碳化硅（SiC）的纵向 MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）和以往使用硅（Si）材料的纵向 IGBT（Insulated Gate Bipolar Transistor）相比，可以降低电力损耗，因此作为功率半导体器件备受期待。富士电机已经对使用纵向 SiC-MOSFET 的小型轻量化功率调节器（PCS）[1] 进行了试生产，并推出了兆瓦级光伏 PCS 产品[2]，以推进电力电子设备的节能。但是，要实现进一步的节能，SiC-MOSFET 需要实现更低的损耗，为此，降低在损耗中占主导地位的导通电阻 $R_{on} \cdot A$ 尤为重要。本文将对利用 halo 结构同时实现低导通电阻和抑制短通道效应的纵向 SiC-MOSFET 进行介绍。

2　MOSFET 的低导通电阻和短通道效应

富士电机通过沟槽结构（**图 1**）的高通道密度与高通道迁移率，实现了全世界最高水平的低导通电阻[3],[4]。另外，通过嵌入式 p 层来降低施加在栅极氧化膜上的电场，同时实现了高可靠性。在 1.2 kV 的耐压级别中，即使采用沟槽结构，通道电阻在导通电阻中所占的比重也是最大的。因此，降低通道电阻可有效降低导通电阻。一般认为缩短通道长度 L_{ch} 是降低通道电阻的一种方法。但如**图 2** 所示，缩短通道长度后，耗尽层会从两端侵入，因此导带的能级会降低。其结果，阈值电压〈注 1〉降低导致了干扰耐性的恶化，或 p 衬底层的穿通现象导致耐压降低。这些因缩短通道长度而产生的问题，被称作“短通道效应”[5]～[7]。

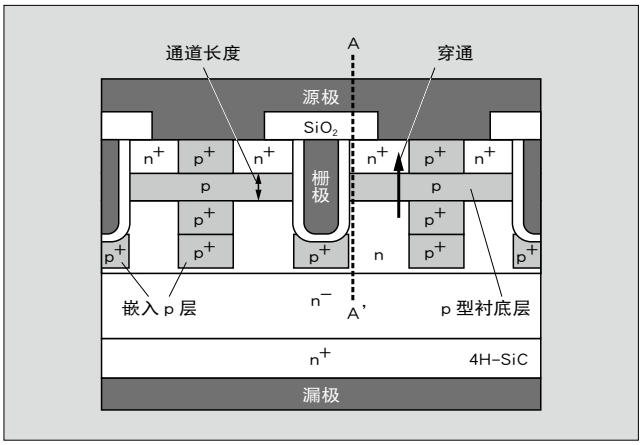


图 1　沟槽结构 MOSFET 的截面结构

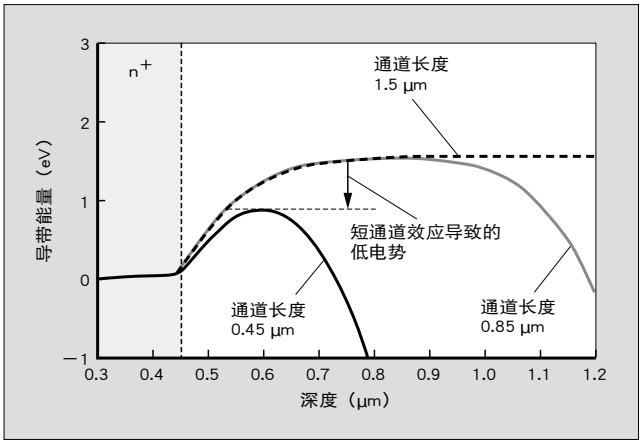
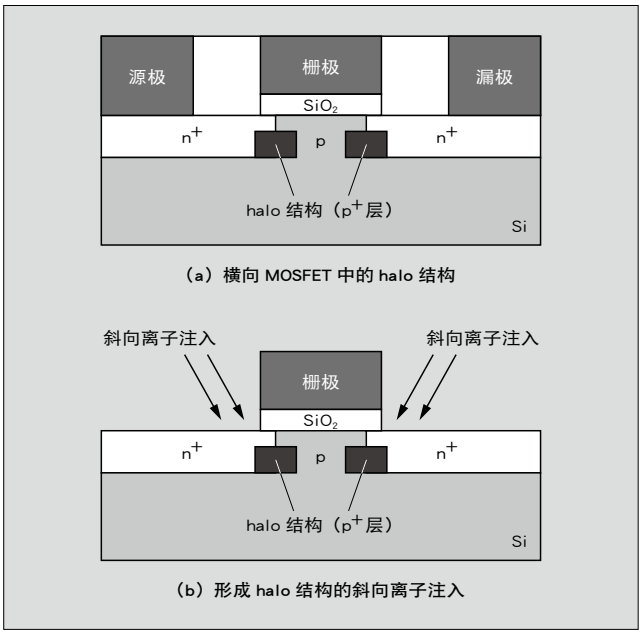


图 2　通道部（A-A'）的导带能量对通道长度的依赖性

〈注 1〉阈值电压：为开通 MOSFET 所需的栅极 – 源极间的电压值

3 halo 结构

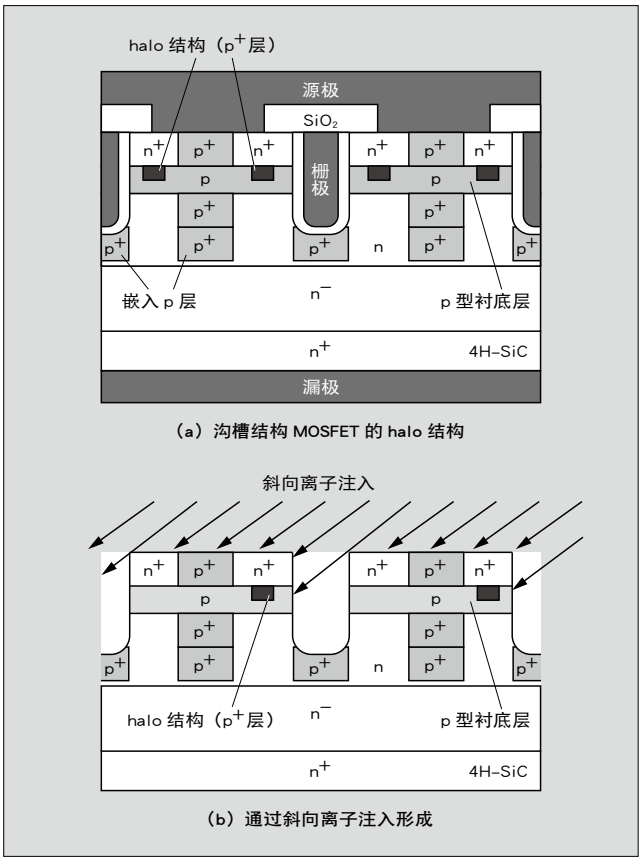
短通道效应作为对横向硅 MOSFET 进行微细化过程中的一个课题，从 20 世纪中叶开始得到研究，halo 结构是一种目前已知的抑制技术[8],[9]。



（a）横向 MOSFET 中的 halo 结构

（b）形成 halo 结构的斜向离子注入

图 3　横向 MOSFET 中的 halo 结构和形成 halo 结构的斜向离子注入



（a）沟槽结构 MOSFET 的 halo 结构

（b）通过斜向离子注入形成

图 4　沟槽结构 MOSFET 的 halo 结构和通过斜向离子注入形成

图 3 所示为横向 MOSFET 中 halo 结构和斜向离子注入形成法。

halo 结构通过在通道附近形成比通道浓度更高的 p 层，防止了耗尽层从通道两端的侵入，抑制了短通道效应（**图 3**(a)）。而且，由于 MOSFET 正下方通道层的载流子浓度不变，因此不会出现通道迁移率劣化、导通电阻增加。halo 结构还抑制了通道端和通道表面之间距离差异。为了避免对该特性造成影响，使用硅的横向 MOSFET 时，则进行斜向离子注入，用多晶硅栅极作为遮光罩进行自对准，形成 halo 结构（**图 3**(b)）。

而另一方面，使用纵向 SiC 沟槽结构 MOSFET 时，需要在沟槽侧壁形成通道。另外，考虑到工艺的热履历，需要在多晶硅栅极形成之前形成 halo 结构。因此，现有的 halo 结构形成工艺无法直接应用。于是，提出了仅在源极侧形成 halo 结构的器件构思（**图 4**(a)）。具体来说，是将沟槽的角作为遮光罩，对沟槽侧壁进行斜向离子注入（**图 4**(b)）。与通道表面之间的距离是由斜向离子注入的能量决定的，与通道端之间的距离是由斜向离子注入的角度决定的，因此对沟槽形状进行自对准即可形成。

4 试生产结果

对于带有 halo 结构的 1.2 kV 耐压级的纵向沟槽结构 MOSFET，进行了仿真和试生产。试生产使用了 TPEC〈注 2〉的生产线，在 4 英寸晶圆上进行。**图 5** 所示为阈值电压对通道长度的依赖性。假如没有 halo 结构，随着通道长度的缩短，短通道效应增加，可以看到阈值电压急剧降低。但是，通过应用 halo 结构，可以看到短通道效应所导致的阈值电压降低得到了有效抑制。

为了使电源电压达到数百 V，在漏极电压很高时也需要高阈值电压。**图 6** 所示为是阈值电压对漏极电压的依赖性。通过应用 halo 结构，抑制了短通道效应之一的 DIBL（Drain-Induced-Barrier-Lowering）现象，该现象表现为提高漏极电压时阈值电压会进一步下降。

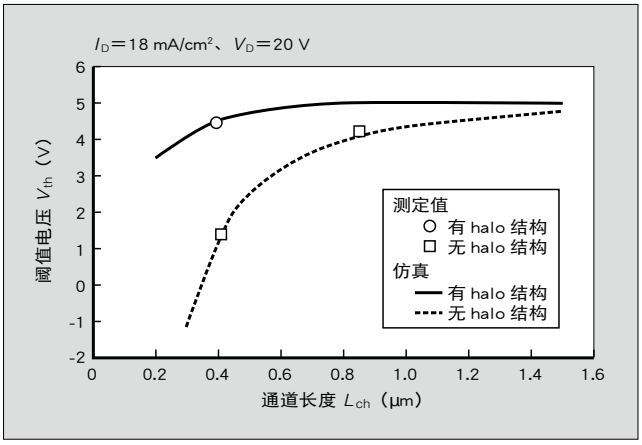


图 5　改变通道长度时的阈值电压

〈注 2〉TPEC：联合研究机构 TSUKUBA POWER ELECTRONICS CONSTELLATIONS

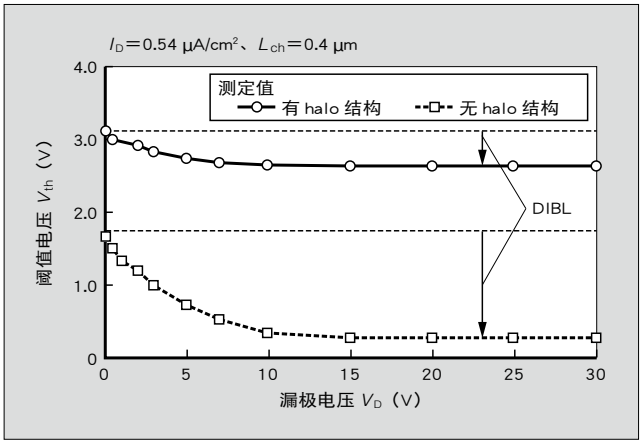


图 6　改变漏极电压时的阈值电压

接下来，**图 7** 是改变 p 型衬底浓度时的耐压特性。一旦发生短通道效应之一的 p 型衬底层穿通，则耐压会出现降低。p 型衬底浓度变低后，耗尽层容易向通道内延伸，会扩大短通道效应。因此，假如没有 halo 结构，降低了 p 型衬底浓度就会导致耐压急剧下降。另一方面，具有 halo 结构时即使降低了 p 型衬底浓度也能够保持耐压，有效抑制穿通导致的耐压降低。

图 8 所示为各结构中导通电阻和阈值电压的关系。作为

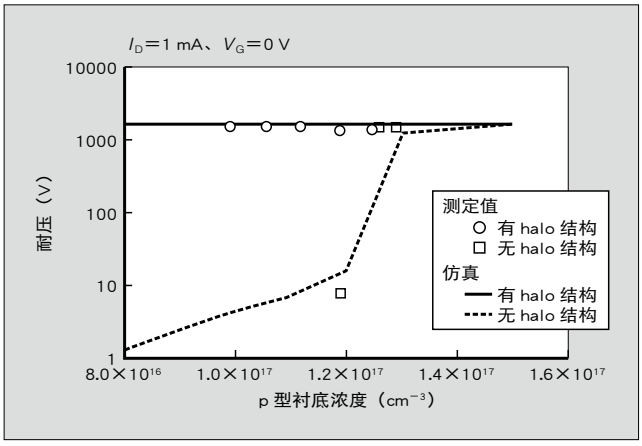


图 7　改变 p 型衬底浓度时的耐压性

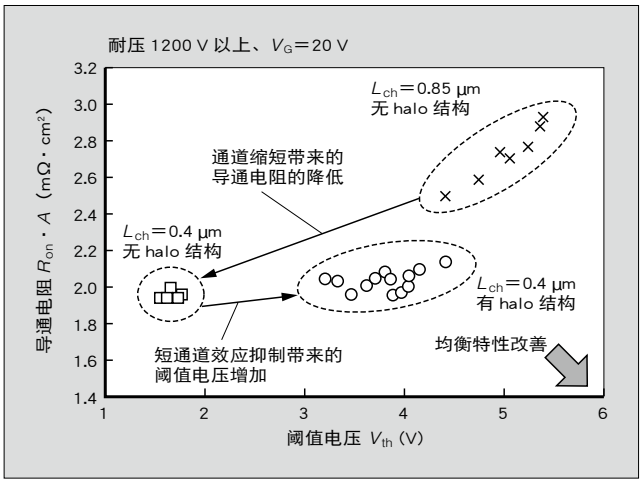


图 8　导通电阻和阈值电压的关系

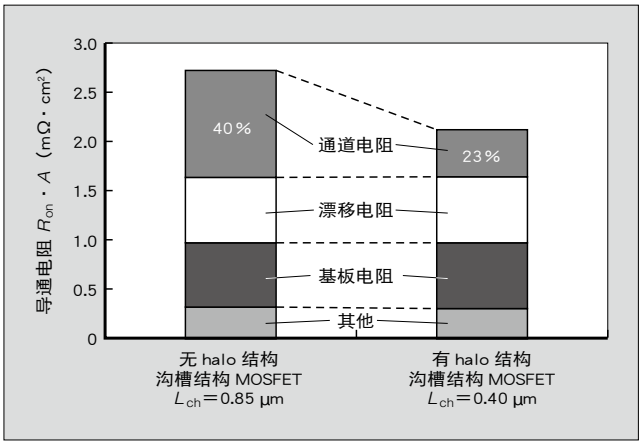


图 9　各结构的导通电阻及其成分

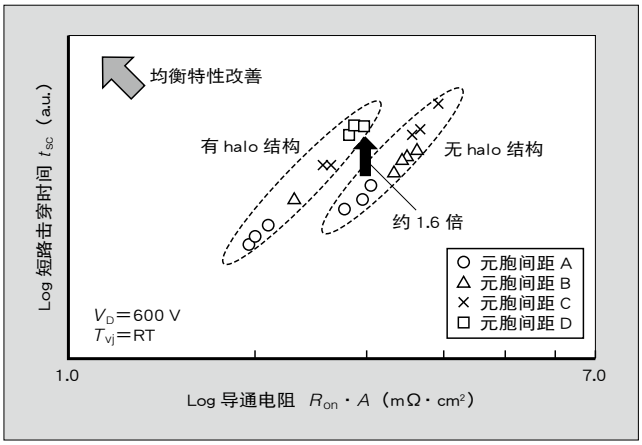


图 10　短路耐受量和导通电阻的关系

器件特性，希望导通电阻低而阈值电压高，因此图中的右下方向是均衡特性的改善方向。虽然缩短通道长度可以降低通道电阻从而降低导通电阻，但假如没有 halo 结构，阈值电压将会同时降低。另一方面，具有 halo 结构时，即使缩短通道长度，halo 结构也可以避免阈值电压的降低，同时实现了低导通电阻和高阈值电压，均衡特性的改善获得了实证。

图 9 是从实测和仿真角度预测的各导通电阻元件的内部占比。没有 halo 结构时，通道电阻影响最大，占据主要地位。有 halo 结构时，通道长度缩短的元件通过通道电阻的降低从而降低了导通电阻。而且，通道电阻的影响率比漂移层或基板的电阻还小。

图 10 所示为改变各结构的元胞间距时的短路击穿时间 t_{sc} 和导通电阻的关系。一般而言，t_{sc} 越长且通道电阻越低越好，两者的关系在 SiC-MOSFET 中和在 Si-MOSFET 中一样，确认存在均衡特性[10]。使用 halo 结构时，可以发现即使是同样的导通电阻，t_{sc} 也延长了约 1.6 倍，均衡特性得到了改善。

5　后记

以上对利用 halo 结构同时实现高阈值电压和低导通电阻的 SiC-MOSFET 进行了介绍。富士电机对 1.2 kV 耐压 halo 结构的 SiC-MOSFET 进行了试生产，确认了 halo 结

构的改善效果。为了对低碳社会的实现做出贡献，富士电机今后也将继续致力于进一步改善 SiC-MOSFET 的低导通电阻及可靠性。

本课题是与联合研究机构 TSUKUBA POWER ELECTRONICS CONSTELLATIONS（TPEC）共同研发。在此向各位相关人员表示深深地感谢。

参考文献

⑴ 松本康等. 搭载碳化硅（SiC）元件的电力电子设备. 富士时报. 2013, vol.C5, no.1, p.60-64.
⑵ 大岛雅文等. 搭载有 All-SiC 模块的百万瓦级太阳能用 PCS “PVI1000 AJ-3/1000”. 富士电机技报. 2015, vol.C7, no.2, p.60-64.
⑶ Harada, S. et al. “1200V SiC IE-UMOSFET with Low On-resistance and High Threshold Voltage”, Materials Science Forum, 2017, vol. 897, p.497-500.
⑷ 中泽将刚等. 搭载有 SiC 沟槽型栅 MOSFET 的 All-SiC 模块. 富士电机技术期刊. 2018, vol.C10, no.1, p.3-6.
⑸ Noborio, M. et al. “Experimental and theoretical investigations on short-channel effects in 4H-SiC MOSFETs”. IEEE transactions on Electron Devices. 2005, vol.52, no.9, p.1954-1962.
⑹ 小林勇介等. 利用仿真预测 SiC 沟槽型 MOSFET 的特性. 富士电机技术期刊. 2016, vol.C8, no.2, p.78-81.
⑺ Kobayashi, Y. et al. “Low on-resistance SiC trench MOSFET with suppressed short channel effect by halo implantation”. ICSCRM, FR.D2.1, 2017.
⑻ Codella, C. F.; Ogura, S. “Halo doping effects in submicron DI-LDD device design”, IEDM, 1985.
⑼ Taur, Y. Nowak, E.J. “CMOS devices below 0.1um: how high will performance go ?”. IEDM, 1997.
⑽ 大嶋俊之ほか. SiC-MOSFET における短絡耐量と特性オン抵抗のトレードオフ関係の評価. 電子デバイス半導体電力変換合同研究会. EDD-17-055, 2017.

小林　勇介
从事 SiC 功率 MOSFET 的研究开发。现就职于国立研究开发法人 产业技术综合研究所先进电力电子研究中心（富士电机派驻）。工学博士。

大濑　直之
从事 SiC 功率 MOSFET、SBD 的研究开发。现就职于富士电机株式会社电子元件事业本部开发统括部工艺开发部。应用物理学会会员。

小岛　贵仁
从事 SiC 功率 MOSFET、SBD 的研究开发。现就职于富士电机株式会社电子元件事业本部开发统括部工艺开发部。应用物理学会会员。

富士电机

Fuji Electric

＊本刊记载的公司名称及产品，有可能是各相关公司的商标或注册商标。